



ICCEDU
成电国芯集团

高速接口

PCIE3.0 | MIPI | 光纤 | 图像处理|算法

XILINX

XILINX技术推广合作伙伴

FPGA逻辑开发

高级⁺工程师培养方案

7.0课程

Xilinx战略合作 | 100%对口就业 | 年均薪资12,600元+

AI创新中心 | 国家级工业软件协同攻关与技术体验中心

联合重磅推出中国芯人才培养计划

每年为行业输送FPGA工程师5000+ | 学员平均薪资15.1万/年 | 签订100%就业协议

高含金量课程 行业A级标准系统

对标高薪

入名企 | 冲刺年薪30-50万

培养软硬件协同工程师

软实力+硬实力=高薪+高质量职业

FPGA设计师18-35万/年桂林在校生/应届生硕士信息与通信工程软件工程fpgaodrcan桂林激光通信研究所中国电子科技集团国企通信/电信运营、增值服务立即申请

FPGA工程师（硕士）-2025社招26-40万/年上海-闵行区无需经验硕士英语fpga通信技术硬件设计上海航天电子通信设备研究所事业单位1000-5000人航天/航空先聊聊立即申请

信号处理（FPGA）工程师1.2-2万无锡在校生/应届生硕士航天新气备科技国企计算机软件立即申请

数字ic验证工程师2-2.5万成都-高新区在校生/应届生硕士微电子技术集成电路技术linux微电子通信成都环宇芯科技国企150-500人电子技术/半导体/集成电路先聊聊立即申请

FPGA开发工程师7千-1.4万许昌在校生/应届生硕士电气工程（电气类）控制科学与工程英语中国电气装备集团国企电气/电力/水利立即申请

FPGA工程师25-35万/年上海-杨浦区1年及以上本科fpga仿真zynqxilinxverilog模块设计上海迈宜能源科技民营50-150人仪器仪表/工业自动化先聊聊立即申请

资深FPGA工程师50-80k-16薪深圳5-10年统招本科

职位介绍

FPGA设计高速模块

工作职责1.负责ASIC项目在FPGA平台上的验证策略以及验证方案制定和实行2.负责对FPGA平台上时序分析优化，并协助模块负责人给予解决方式建议和测试3.负责FPGA布局和优化，解决ASIC项目转FPGA项目时的布线冲突、布局不合理等问题4.负责FPGA方向模块代码维护5.负责协助软件以及硬件debug6.负责FPGA上高速模块比如serdes，DDR等使用和优化

任职资格1.计算机、通信、电子、自动化等相关专业2.具有FPGA专业知识，具备5年以上的FPGA软件，能熟练搭建FPGA测试平台以及相关仿真平台；具备硬件相关开发经验，对高速接口有底层经验者优先考虑3.熟悉数字电路，了解verilog语法，熟悉vcs等常见数字电路工具优先考虑4.具体一定芯片前端相关经验，熟悉ASIC项目与FPGA项目差异5.熟悉PCIe，以太网等FPGA设计6.熟悉Vivado和Ihps平台7.在熟悉Vivado & haps 平台基础上接触过帕拉丁以及veloce者优先考虑

其他信息

语言要求：不限

行业要求：物联网,电子/半导体/集成电路

FPGA工程师（深圳）1.6-3.2万深圳在校生/应届生硕士深圳精智达技术民营电子技术/半导体/集成电路立即申请

FPGA工程师（硕士）-2025社招28-40万/年上海-闵行区无需经验硕士英语fpga通信技术硬件设计上海航天电子通信设备研究所事业单位1000-5000人航天/航空先聊聊立即申请

FPGA工程师（成都）1.6-3.2万-14薪成都在校生/应届生硕士FPGA开发Emulator原型验证VerilogVHDL芯朋微电子（上海）民营5000-10000人电子技术/半导体/集成电路立即申请

数字ic验证工程师2-2.5万成都-高新区在校生/应届生硕士微电子技术集成电路技术linux微电子通信成都环宇芯科技国企150-500人电子技术/半导体/集成电路先聊聊立即申请

FPGA工程师武汉在校生/应届生本科中国信息通信科技集团国企通信/电信网络设备立即申请

FPGA工程师25-35万/年上海-杨浦区1年及以上本科fpga仿真zynqxilinxverilog模块设计上海迈宜能源科技民营50-150人仪器仪表/工业自动化先聊聊立即申请

高级FPGA工程师60-70k-14薪北京-朝阳区3-5年统招本科

职位介绍

FPGA开发SerDesFPGA频谱分析仪TCLC/C++示波器C语言

岗位职责：1.负责FPGA整体系统的开发，包括方案、编码、仿真、时序和资源分析、测试验证；2.负责FPGA相关的硬件和接口调试工作；3.参与FPGA部分嵌入式软件的开发与调试；4.负责系统或者组件的联调、测试工作；5.依据工作流程要求撰写相关设计、验证文档6.针对当前整体设备的场景，可以提出新的FPGA系统设计方案，并推动落地

任职要求：1.电子、光电、通信、计算机相关专业本科以上学历；3年以上FPGA开发经验2.熟悉FPGA开发流程，熟悉FPGA硬件调试；能够使用相关测试工具和示波器、频谱仪等仪表；3.熟悉Verilog语言，熟悉Python/TCL等脚本语言，熟悉Xilinx Vivado开发环境；4.熟悉FPGA常用接口开发，包括SPI、UART、SERDES等；5.具有良好的沟通能力和英语水平，能够顺畅阅读开发过程中用到的英文数据手册。6.具有复杂问题的分析和解决的能力，逻辑严谨，思路清晰7.有高速ADC、DAC开发经验优先；8.有高速接口调试经验优先；

其他信息

语言要求：英语、普通话

公司简介

ICCEDU.CN

解决行业人才短缺 而设立的人才战略发展品牌

品牌价值

帮学员获得一份好职业
帮企业培养高质量人才

人才端到端培养赋能集成电路产业

成电国芯是响应国家发展半导体产业战略，解决集成电路人才短缺而成立的人才战略发展平台，借助自身的产业资源背景，依托教育平台、人才与产业对接的成熟运营理念，通过与高校产教融合协同育人，共同培养集成电路、芯片等相关领域的高质量人才，为集成电路产业解决端到端(人才端高质量培养到人才赋能产业端)的难题。

8年

运营经验

3大

线下基地

1万⁺

工程师

3千⁺

合作企业

15万⁺

平均就业年薪

52%

高出行业薪资

学习结业后30天就业 | 100%就业率 | 100%对口就业

ICCEDU.CN

400家企业参与 课程开发 拥有完整的资料体系

端到端

人才端高质量培养
到人才赋能产业端

以“产业”为导向来落地人才培养方案，每个课程方向都与一家行业龙头企业深度合作，做到“课证岗”完全对接。目前FPGA验证人才培养方案使用上海航天（804所）开发标准、芯片封测人才培养方案采用气派科技（上市公司）标准、芯片检测人才培养方案采用东电检测标准、工业软件控制人才培养方案采用国家级工业软件协同公关中心（成都）标准……



400家企业参与课程研讨

课程内容设计来源企业真实岗位需求，每一次更新都始终与企业需求一致。

5.0版
课程更新至



100天全套课程及源码

历经5年的迭代，课程框架、课件、源码、配套的实验、工程案例非常完善。

100天
课程资料



配套教材（初、中、高）

配套初、中、高级三套教程，从入门到进阶通过实际案例助理FPGA学习。

3套
课程教材



课程配套XILINX板卡

课程采用全球第一大FPGA厂商，XILINX体系及芯片。

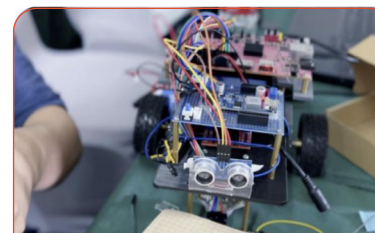
XILINX
第一大厂商



课程配套线上学习平台

同步课设了线上学习平台，面授+线上平台保障，让学习更高效。

智库
线上学习平台



70+工程案例

课程以实操为主，每个知识点都配有工程案例，通过大量工程积累经验。

70+
项目操作



FPGA工程师证书

FPGA工程师证书是行业证书，采用XILINX体系，与1000+企业合作。

证书
行业认证



就业服务平台确保就业

搭建了就业服务平台，确保企业与学员双向选择的渠道。

就业
就业服务平台

ICCEDU.CN

合作企业1000+ 每年为行业 输送5000+工程师

成电国芯已与众多公司建立了人才合作联盟，成电国芯优秀学员已入职上海航天、中星微电子、京东方、华为、紫光展锐等知名企业，学员入职遍布军工企业、国内500强、中国半导体百强企业、上市公司及国有企业、国内新兴名企等。



岗位月薪10K-25K | 岗位对口就业率100%

ICCEDU.CN

课程亮点两易一高三融合

标准体系易学易懂⁺ 8年课程经验留存精华

深入浅出

学的懂、学的快、学的精

找资料自学的尴尬：

书籍：太理论，学习效率慢

网站：视频资料良莠不齐，不系统

网文：质量不易辨别，重复度高



ICCEDU.CN

帮你建立高壁垒⁺ 拥有深度实力

行业A级⁺

实力最强的课程及交付

看到冰山之下的潜力：

冰山之上：入门/调试技巧/基础接口

冰山之下：SoC/高速接口/项目应用

冰山深处：聚焦AI级应用/算法级应用



课程亮点两易一高三融合

融合项目、应用、方法⁺ 第四次工业革命的底座

未来已来⁺

人工智能行业黄金20年

人工智能是第四次工业革命：

机会：人工智能将引领第四次工业革命

算力：算力是AI发展的底座

人才：人才是这个底座的底座



ICCEDU.CN

2025年就业薪资 (部分)

应届生平均12800元/月，最高30万/年

52%

高出同级毕业生就业薪资

平均就业薪资：2022年12000元/月、2023年12626元/月、2024年12000元/月

序号	姓名	性别	学历	专业	就业渠道	入职企业	工作岗位	工作地点	薪资	福利待遇
1	梁*	男	硕士	机械及自动化	内推	成都市****科技（国企）	FPGA开发工程师	成都	22000	五险一金，15薪
2	李*轩	男	硕士	电子信息工程	内推	上海***智能科技有限公司	FPGA开发工程师	上海	18000	五险一金
3	李*杰	男	硕士	通信工程	内推	北京****有限公司	FPGA逻辑工程师	北京	20000	五险一金
4	钟*然	男	本科	电子信息工程	内推	武汉**科技有限公司	FPGA工程师	武汉	18000	住宿补贴，带薪年假，五险一金
5	马*林	女	本科	通信工程	内推	成都****科技有限公司	FPGA工程师	成都	15000	六险一金，13薪
6	葛*来	男	本科	人工智能（大四提前就业）	内推	湖南**研究院有限公司	FPGA开发工程师	长沙	15000	六险一金
7	张*文	男	本科	人工智能（大四提前就业）	内推	上海**微电子科技有限公司	FPGA逻辑工程师	上海	18000	五险一金+13薪
8	张*成	男	本科（民）	计算机科学与技术	内推	北京***微电子有限公司	FPGA工程师	北京	16500	五险一金
9	桂*慈	男	本科	光电信息科学与工程	内推	成都****科技有限公司	FPGA验证工程师	成都	14000	五险一金
10	王*兵	男	硕士	通信工程	内推	南京****科技有限公司	FPGA开发工程师	南京	18000	五险一金
11	曾*	男	本科	微电子（大四提前就业）	内推	成都航天****科技（央企）	FPGA工程师	成都	15000	五险一金，各种补贴
12	李*	男	本科	电子信息工程	内推	苏州**医疗器械有限公司	FPGA开发工程师	苏州	16500	五险一金，14薪
13	颜*宇	男	本科	自动化（大四提前就业）	内推	北京***微电子有限公司	FPGA验证工程师	北京	14000	五险一金
14	李*平	男	本科	计算机科学与技术	内推	北京***科技有限公司	FPGA开发工程师	北京	15000	五险一金，通讯补助、生日福利
15	王*	男	硕士	通信工程（研三）	内推	****电源技术有限责任公司	FPGA开发工程师	成都	18500	五险一金、包吃，通讯补助、生日福利
16	张*	男	本科	材料工程	内推	杭州**科技有限公司	FPGA工程师	成都	15000	五险一金
17	郭*	男	本科	电子信息工程	内推	湖南**科技有限公司	FPGA逻辑工程师	长沙	16000	五险一金、包吃，通讯补助、生日福利
18	平*	男	硕士	计算机科学与技术	内推	北京**科技有限公司	FPGA工程师	北京	20000	五险一金，13薪
19	庞*	男	硕士	电子信息工程	内推	成都**科技有限公司	FPGA工程师	成都	18000	五险一金
20	郑*童	男	本科	电子信息工程	内推	江苏****科技有限公司	FPGA逻辑工程师	南京	15000	五险一金

FPGA课程大纲7.0

Xilinx体系+高速接口

一周极速FPGA入门课程					
阶段	时长/天	课程名称	教学内容	教学目标	实战项目
Verilog语法 (6天)	1DAY	点亮LED灯	1、FPGA是什么？	1、掌握Vivado的使用	项目一：点亮1个LED
			2、FPGA发展史	2、掌握FPGA开发板使用	项目二：4个LED等不同显示方法
			3、FPGA应用场景	3、掌握FPGA原理图阅读方法	
			4、Vivado使用（实操），FPGA开发流程	4、了解基本Verilog使用方法	
			5、Verilog基础语法（模块结构、端口、变量、常量、标识符、赋值语句）		
	1DAY	跑马灯	1、数字电路基础（逻辑门、竞争与冒险、电平标准、触发器）	1、掌握大部分Verilog语法	项目一：4个LED实现跑马灯
			2、Verilog进阶语法（always语句、case语句、if语句、beginend、阻塞赋值与非阻塞赋值）	2、掌握竞争冒险理论	项目二：按键消抖
			3、查找表结构	3、掌握同步复位和异步复位理论及实现方法	
			4、计数器（实操）	4、掌握按键去抖动方法	
			5、分频器（实操）		
			6、跑马灯实验（实操）		
	1DAY	花式跑马	1、复位方式（同步复位、异步复位、异步复位同步释放）	1、掌握状态机理论及Verilog实现方法	项目一：状态机实现花式跑马灯
			2、状态机（含义、原理、状态机分类、实现方式）	2、掌握时序逻辑竞争-冒险理论	
			3、状态机实现按键消抖（实操、模块化设计）	3、掌握编码方式的优缺点	
	1DAY	数码管静态显示		4、掌握一二三段式状态机的优缺点及实现方法	
			1、数码管（含义、显示原理、原理图连线）	1、了解编码器和译码器原理	项目一：单个数码管显示数字
			2、译码器	2、掌握模块例化设计方法	项目二：多个数码管显示不同数字
	1DAY	数码管动态显示	3、数码管静态显示1234（实操）	3、掌握数码管译码器实现方法	项目三：实现秒表
			1、动态显示原理	1、掌握静态数码管设计原理	项目一：数码管秒表
	1DAY	周测及练习	2、数码管计数器（实操）		
	1DAY	周测及练习	阶段性评估掌握情况		

本阶段为FPGA基础设计，先介绍FPGA概念，激发学习兴趣。引入VIVADO工具与VERILOG基础语法，通过点亮LED灯等实验让学员体验开发流程。之后围绕跑马灯、数码管显示等实验，深入数字电路和VERILOG进阶语法学习。快速搭建FPGA基础知识框架，掌握基本开发与编程技巧，为后续更高级的开发奠定基础。

一周FPGA调试方法					
阶段	时长/天	课程名称	教学内容	教学目标	实战项目
调试方法 (6天)	1DAY	SIMULATION使用	1、可综合不可综合语句	1、掌握可综合和不可综合Verilog语法	项目一：呼吸灯仿真
			2、仿真语法	2、掌握testbench编写方法	项目二：数码管仿真
			3、仿真（ 仿真含义、仿真分类）	3、掌握vivado仿真方法	
			4、时序图含义	4、掌握modelsim仿真方法	
			5、Simulation仿真教程（ 按键消抖）	5、掌握时序图阅读和绘制方法	
	1DAY	74HC595驱动	1、74HC595手册阅读	1、掌握74HC595驱动原理	项目一：超声波测距
			2、74HC595驱动原理	2、掌握点阵屏动态显示原理	
			3、点阵屏静态显示（ 实操）		
	1DAY	ILA	1、ILA含义	1、掌握ila含义	项目一：按键信号捕捉
			2、vivado逻辑分析仪使用（ ipcore、markdebug、原理图标记）	2、掌握在线调试的三种方式	
			3、捕捉按键有效信号（ 实操）		
	1DAY	VIVADO CLOCKING_WIZARD	1.时钟抖动	1、掌握vivadoClocking_Wizard使用	项目一：使用vivadoClocking_Wizard
			2.vivadoclocking_wizard原理		实现检测器
			3.vivadoclocking_wizard使用		
			4.序列发送器		
	1DAY	超声波测距	1.超声波手册阅读	1、掌握超声波驱动原理	项目一：超声波测距的仿真及在线调试
			2.超声波驱动原理（ 接收端与发射端）	2、掌握超声波测距原理	项目二：呼吸灯的仿真和在线调试
	1DAY	周测及练习	阶段性评估掌握情况		

学员掌握FPGA基本开发后，调试能力至关重要。本阶段介绍多种调试方法与工具，如仿真、逻辑分析仪等，讲解相关理论知识。
通过呼吸灯仿真、按键信号捕捉等实操，让学员熟练掌握调试工具使用。提升解决实际问题能力，确保设计正确稳定，在后续项目开发，如通信设备开发时，能快速定位修复问题。

两周确保入门FPGA

建立良好的学习方法

15天FPGA基础接口内容（持续三周）					
阶段	时长/天	课程名称	教学内容	教学目标	实战项目
基础接口设计 (15天)	2DAY	UART通信	1、UART的含义	1、掌握RS232和RS485协议	项目一：UART点亮LED灯
			2、通信方式的分类（异步通信、同步通信）	2、掌握串行并行通信理论	项目二：UART控制数码管
			3、通信方向的分类（单工、半双工、全双工）	3、掌握同步异步通信理论	项目三：UART回环测试
			4、通信数据分类（串行、并行）	4、掌握信息教研理论	
			5、UART通信协议（含义、波特率、起始位、数据位、奇偶校验位、停止位）	5、掌握UART实现方法	
			6、UART时序图讲解		
			7、状态机讲解		
			8、CH340		
	1DAY	RAM	1、RAM简介（RAM介绍、FPGA中的RAM资源介绍）	1、掌握RAM/ROM基本理论及使用方法	项目一：RAM的读写实现控制及仿真
			2、DRAM与BRAM区别		项目二：ROM的读写时序控制及仿真
			3、RAM时序图讲解		项目三：RAMUART回环
			4、RAMip配置讲解		
			5、RAMuart回环		
			6、模块化设计		
			7、状态机讲解		
	1DAY	FIFO	1、FIFO简介	1、掌握同步FIFO基本理论及使用方法	项目一：实现uart回环测试，采用FIFO作为
			2、FIFO应用（缓存、异步信号处理）	2、掌握异步FIFO原理及使用方法	缓存
			3、FIFO时序讲解		
			4、FIFO配置（异步FIFO，同步FIFO区别）		
			5、FIFOUART回环		
			6、模块化设计		
			7、状态机讲解		
	1DAY	乒乓缓存	1、乒乓缓存简介	1、掌握乒乓缓存基本理论及使用方法	项目一：UART控制花式跑马灯
			2、乒乓缓存应用		
			3、pp缓存实现方式（RAM，FIFO）		
			4、状态机讲解		
	1DAY	周考及练习	阶段性评估掌握情况		项目一：实现SPI主机接口
	1DAY	SPI通信原理	1、SPI简介	1、掌握SPI的原理及方法	
			2、SPI应用		
			3、物理层链接（主从连接模式、3线、4线）		
			4、协议层（时钟极性、时钟相位、时序图讲解）		
			5、状态机讲解（SPI主机）		

阶段	时长/天	课程名称	教学内容	教学目标	实战项目
基础接口设计 (15天)	1DAY	FLASH写操作	1、FLASH写使能指令时序图	1、实现通过SPI写操作	项目一：实现通过SPI写操作
			2、模块化设计	2、掌握SPI写操作原理及操作	
			3、状态机讲解		
			4、FLASH写操作时序图		
			5、模块化设计		
	1DAY	FLASH读操作	1、FLASH读操作时序图	1、实现通过SPI读操作	项目一：实现通过SPI读控制
			2、模块化设计	2、掌握SPI读操作原理及操作	
			3、状态机讲解		
	1DAY	IIC通信原理	1、IIC简介	1、掌握IIC时序	项目一：实现IIC主机接口
			2、IIC应用	2、掌握IIC时序图	
			3、IIC物理层链接（主从连接模式、上拉电阻）		
			4、IIC协议层		
			5、IIC时序图讲解（主机）		
			6、状态机讲解		
	1DAY	EEPROM	1、EEPROM简介（ROM，PROM，EPROM，EEPROM）	1、掌握EEPROM概念及原理	项目一：EEPROM连续读写控制
			2、EEPROM应用	2、掌握EEPROM读写时序	
			3、EEPROM手册阅读		
			4、EEPROM读写数据时序		
			5、模块化设计		
			6、状态机讲解		
	1DAY	周测及练习			
	2DAY	HDMI接口设计原理	1、HDMI简介	1、掌握显示驱动原理	项目一：理解TMDS编码算法原理
			2、HDMI应用	2、掌握行场同步信号分析	
			3、HDMI物理层链接	3、掌握HDMI原理	
			4、HDMI接口设计原理（VGATOHDMI）	4、掌握TMDS协议及实现方法	
			5、TDMS算法编码讲解		
			6、流水线设计		
			7、TMDS算法实现（实操）		

阶段	时长/天	课程名称	教学内容	教学目标	实战项目
	2DAY	并行数据转串行数据	1、原语介绍	1、掌握原语的调用方式	项目一：熟悉原语使用以及时序图
			2、原语的应用	2、掌握OSERDESE2（并转串）	
			3、OSERDESE2（并转串）介绍	3、OSERDESE2	
			4、OSERDESE2讲解	4、OBUFDS（差分输出）	
			5、OBUFDS（差分输出）		
			6、OBUFDS讲解		
	1DAY	HDMI彩条显示	1、HDMI模块化设计	1、掌握显示驱动原理	项目一：HDMI彩条输出
			2、HDMI移动方块设计原理	2、掌握行场同步信号分析	项目二：实现HDMI移动方块
			3、状态机讲解	3、掌握HDMI原理	项目三：完成图片显示
			4、HDMI图片显示设计原理	4、掌握TMDS协议及实现方法	
	1DAY	HDMI彩条显示	阶段性评估掌握情况		

鉴于FPGA常需与外部设备交互，本阶段系统介绍UART、SPI等常见接口。
经详细理论教学与UART点亮LED灯等实操，让学员掌握不同接口设计方法。拓宽学员知识面与应用能力，使其能设计与外部设备通信的系统，可应用于物联网设备、存储系统等开发。

FPGA高速接口进阶内容(进阶)高速接口进阶(采用XILINXA7系开发板)–DDR3					
阶段	时长/天	课程名称	教学内容	教学目标	实战项目
DDR3.0 (5天)	1DAY	DDR存储原理	1、DDR简介	1.掌握DDR存储器基本原理	项目一：DDR3仿真
			2、DDR存储原理DDR存储原理	2.掌握DDR存储实训	
			3、MIG接口简介	3.掌握DDR信号解析	
			4、MIG接口历程讲解		
	1DAY	MIG控制器	1、MIG控制器时序	1.掌握MIG接口控制时序	项目一：MIG读写设计
			2、MIG控制器编写	2.掌握MIG接口控制时序	
			3、MIG控制器仿真	3.掌握DDR仿真方式	
	1DAY	DDR读写控制测试	1、MIG控制器调试	1.掌握DDR调试技巧	项目一：完成DDR读写控制
	1DAY	周测及练习	阶段性评估掌握情况		

科技发展对FPGA数据传输和处理能力要求提升，本阶段聚焦高速接口。
讲解DDR、以太网等接口原理与设计方法，经大量实操让学员掌握高速接口设计调试技巧。使其具备设计高端FPGA系统能力，可应用于数据中心、5G基站等高速数据处理项目。

FPGA高速接口进阶内容(进阶)高速接口进阶(采用XILINXA7系开发板)—以太网					
阶段	时长/天	课程名称	教学内容	教学目标	实战项目
以太网 (7天)	1DAY	以太网	1、以太网基础	1、掌握以太网基础知识	项目一：RGMII接口设计
			2、MAC控制器简介	2、掌握RGMII时序	
			3、RGMII接口时序	3、掌握ODDR与IDDR原语使用	
			4、原语介绍		
			5、RGMII接口实现		
	1DAY	以太网ARP协议	1、以太网数据包	1、掌握ARP协议	项目一：ARP协议实现
			2、ARP协议简介	2、掌握上位机调试方式	
			3、ARP数据包分析		
			4、ARP数据包实现		
			5、上位机调试抓包		
	1DAY	以太网UDP协议	6、ARP调试		
			1、UDP简介	1、掌握UDP协议	项目一：UDP协议实现
			2、UDP数据包分析	2、掌握上位机调试方式	
			3、UDP数据包实现		
	1DAY	以太网ICMP协议	1、ICMP简介	1、掌握ICMP协议	项目一：ICMP协议实现
			2、ICMP数据包分析	2、掌握上位机调试方式	
			3、ICMP实现		
	1DAY	以太网三合一	1、ARPICMPUDP整合一起完成	1、了解资源优化情况	项目一：以太网协议实现
	1DAY	周测及练习	阶段性评估掌握情况		项目二：资源分析优化
	1DAY	以太网巨型帧	1、巨型帧理论	1、掌握巨型帧数据收发	项目一：巨型帧UDP通信
			2、UDP实现巨型帧		
	1DAY	三速以太网	1、AXISTREAM数据流	1、掌握AXI STREAM协议	项目一：三速以太网实现
			2、三速以太网IP		

FPGA高速接口进阶内容(进阶)高速接口进阶(采用XI LINX A7系开发板)–时序约束					
阶段	时长/天	课程名称	教学内容	教学目标	实战项目
时序约束 (3天)	3DAY	时序约束	1、时序约束基本概念解析	1、掌握时序约束基本模型	项目一：时序约束实例分析
			2、IO约束和时钟周期约束	2、掌握时序约束基本概念	
			3、虚拟时钟和多周期路径约束	3、掌握时钟路径和数据路径计算方法	
			4、约束实例	4、掌握输入输出时序约束方法	
				5、掌握时钟周期约束方法	
				6、掌握多周期约束方法	
				7、掌握虚拟时钟概念	
				8、掌握伪路径概念	
				9、掌握VIVADO时序约束方法	
				10、能阅读时序分析报告	
	1DAY	周测及练习	阶段性评估掌握情况		

FPGA高速接口进阶内容(进阶)高速接口进阶(采用XI LINX A7系开发板)–SFP					
阶段	时长/天	课程名称	教学内容	教学目标	实战项目
SFP及万兆网 (9天)	5DAY	SFP	1、GT收发器时钟树		项目一：眼图测试
			2、GT收发通道介绍		项目二：AURORA收发
			3、GT收发器时钟架构与数据位宽关系		
			4、8B10B编码		
			5、眼图测试		
			6、AURORA 8B10B协议		
	1DAY	周测及练习	阶段性评估掌握情况		
	1DAY	10G PCS PMA	1、10G PCS PMA IP讲解		
	2DAY	万兆网	1、万兆网框架讲解		项目一：万兆网实现
	1DAY	万兆网巨型帧	1、万兆网巨型帧实现	1、传输速率与未开启巨型帧对比	项目一：万兆网巨型帧实现

FPGA高速接口进阶内容(进阶)高速接口进阶(采用XI LINX A7系开发板)–PCIE

阶段	时长/天	课程名称	教学内容	教学目标	实战项目
PCIE (5天)	4DAY	PCIE讲解	1、PCIE理论讲解	1、熟悉PCIE框架	项目一：XDMA 的PCIE通信
			2、XDMA IP讲解	2、理解XDMA框架以及PCIE数据传输	
			3、环境搭建		
			4、XDMA 的PCIE通信		
	1DAY	OV5640的PCIE采集卡	1、XDMA 的OV5640采集	1、XDMA 的OV5640采集	项目一：XDMA 的OV5640采集
	1DAY	周测及练习	阶段性评估掌握情况		

FPGA高速接口进阶内容(进阶)高速接口进阶(采用XI LINX A7系开发板)–MIPI

阶段	时长/天	课程名称	教学内容	教学目标	实战项目
MIPI (5天)	5DAY	MIPI协议	1、MIPI CSI-2 协议讲解	1、MIPI OC5640采集	项目一：MIPI OC5640采集
			2、MIPI源代码实现		
			3、官方MIPI IP 视频采集		
	1DAY	周测及练习	阶段性评估掌握情况		

FPGA高速接口进阶内容(进阶)高速接口进阶(采用XI LINX A7系开发板)–FPGA拓展协议

阶段	时长/天	课程名称	教学内容	教学目标	实战项目
拓展协议 (10天)	3DAY	SRIO协议	1、SRIO协议	1、SRIO回环测试	项目一：SRIO回环测试
			2、SERIAL RAPIDO GEN2 IP讲解		
			3、SRIO回环测试		
	2DAY	SD卡	1、SD卡协议讲解	1、SD数据读写	项目一：SD数据读写
			2、SD数据读写		
	1DAY	周测及练习	阶段性评估掌握情况		
	5DAY	高速ADC	1、高速串行ADC采集		
			2、JESD204B协议讲解		
			3、JESD204B高速ADC采集		
1DAY	周测及练习	阶段性评估掌握情况			

FPGA工程项目实战

16大工程案例冲刺高薪

16大工程案例冲刺高薪			
阶段	工程名称	工程实现	工程内容
综合项目 讲师主要讲解项目架构组成以及重难点其余由学员自主完成，讲师助教提供辅导，由学员选择完成，至少完成3个项目可获取就业资格	工程一：DDS信号发生器	通过FPGA实现任意波形信号发送	DAC驱动控制，波形发生器，相位控制器，频率调节器等
	工程二：高频脉冲发生器	利用FPGA内部原语实现高精度脉冲输出	脉冲宽度可调（50PS），频率可调（1HZ-100MHZ）
	工程三：以太网视频传输	通过OV5640采集图像数据，并通过千兆以太网实现视频图像传输至上位机显示	图像数据缓存以太网上位机调试，以太网实现控制等
	工程四：运动目标检测	通过OV5640采集图像数据，并进行图像处理算法实现对运动目标检测	DDR图像存储，差帧算法实现，图像实时显示，颜色识别等
	工程五：图像存储系统	通过OV5640采集图像数据，通过对DMA控制，实现3帧图像缓存显示至HDMI显示器	图像3帧缓存控制器，VTC控制器等
	工程六：PCLE视频图像传输	通过OV5640采集图像数据，数据DDR3缓存进行缓存，利用PICE完成视频图像传输	PICE的使用
	工程七：光纤视频图像传输	通过OV5640采集图像数据，数据经DDR3缓存进行缓存，利用万兆光纤进行视频图像传输	GTP接口使用
	工程八：HDMI采集卡	通过HDMI输入端采集主机视频流，驱动到显示器进行显示	完成同步显示功能后实现HDMI扩展卡功能
	工程九：高速ADC采集	信号发生器产生信号源，高速串行ADC采集	增加各种滤波算法，排序，中值，卡尔曼等
	工程十：高速ADC采集	信号发生器产生信号源，JESD204B ADC采集	
	工程十一：基于FPGA的CNN加速	FPGA实现CNN网络加速的过程，设计过程中要考虑的量化、流水线划分、并行结构设计，	
		如何平衡速度和面积等等都有涉及	
	工程十二：基于FPGA实现 FOC	它使用角度传感器（如磁性编码器）实现了一个完整的电流回路，可以执行扭矩控制，可用于	
		驱动永磁同步电机（PMSM）或无刷直流电机（BLDC）。	
	工程十三：逻辑分析仪	实现各种协议的解析，UART，IIC，SPI，SD卡，以太网等	
	工程十四：RISC-V实现	实现一个单核32位的小型RISC-V处理器核(TINYRISCV)，采用VERILOG语言编写。	
		设计目标是对标ARM CORTEX-M3系列处理器	
	工程十五：ISP算法实现	基于MATLAB算法在FPGA中实现	
	工程十六：轻量级 CAN 控制器	实现了一个轻量化但完备的FPGA CAN 总线控制器	

学习&生活都精彩 与优秀的人为伍

学习场景

志同道合的朋友
奋进中感受学习和成长

基地围绕集成电路产业，协同高校与需求企业，形成一套端到端（人才端高质量培养到人才赋能产业端）的人才解决方案，精准培养工程能力、精确满足市场需求，从人才源头为产业赋能。



学习结业后30天就业 | 100%就业率 | 100%对口就业

ICCEDU.CN



高校在读同学
可以免费申请
在线FPGA入门课程



参加订单班
签订就业协议
100%推荐就业

FPGA开发就业班
FPGA测试工程师定向班
郝老师 **13258207810**



搜索

成电国芯FPGA就业班

中国芯百万精英人才培养计划
shaonianxue.cn

Xilinx战略合作 | 100%对口就业 | 平均薪资12,600元+



免费试听课找 **郝老师**